

## 简介

AT-START-F437帮助你体验带有FPU内核ARM Cortex®-M4F 32位处理器AT32F437的高性能特性，并帮助你快速开发应用原型以导入产品量产。

AT-START-F437以AT32F437ZMT7为中心，外设配置LED灯，按钮，两个USB micro-B和一个type A的连接器，一个以太网RJ45连接器，Arduino™ Uno R3扩展接口，和经由QSPI1扩充的16 M字节SPI闪存存储器。此开发板自带嵌入式调试/烧录工具AT-Link-EZ，不需接入额外开发工具即可对芯片调试使用。

## 目录

<b>1</b>	<b>概述.....</b>	<b>5</b>
1.1	特性.....	5
1.2	名词简介.....	5
<b>2</b>	<b>开始.....</b>	<b>6</b>
2.1	启用.....	6
2.2	支持 AT-START-F437 的开发工具链.....	6
<b>3</b>	<b>硬件和布局.....</b>	<b>7</b>
3.1	电源和电源选择.....	9
3.2	IDD.....	9
3.3	编程和调试：嵌入的 AT-Link-EZ.....	9
3.4	启动模式选择.....	10
3.5	外部时钟源.....	10
3.5.1	HEXT 时钟源.....	10
3.5.2	LEXT 时钟源.....	10
3.6	LED 灯.....	11
3.7	按键.....	11
3.8	OTGFS 装置.....	11
3.9	QSPI1 接口连接闪存存储器.....	11
3.10	以太网.....	12
3.11	0Ω 电阻.....	12
3.12	扩展接口.....	13
3.12.1	Arduino™ Uno R3 扩展接口.....	13
3.12.2	LQFP144 I/O 口扩展接口.....	14
<b>4</b>	<b>原理图.....</b>	<b>15</b>
<b>5</b>	<b>版本历史.....</b>	<b>20</b>

## 表目录

表 1. 启动模式选择跳线设置 .....	10
表 2. 0Ω 电阻设置 .....	12
表 3. Arduino™ Uno R3 扩展接口引脚定义 .....	13
表 4. 文档版本历史 .....	20

## 图目录

图 1. 硬件框图 .....	7
图 2. 顶层布局 .....	8
图 3. 底层布局 .....	8
图 4. 原理图 (AT-Link-EZ) .....	15
图 5. 原理图 (微控制器) .....	16
图 6. 原理图 (电源和外设) .....	17
图 7. 原理图 (扩展接口) .....	18
图 8. 原理图 (以太网 PHY 和 RJ45 连接器) .....	19

# 1 概述

## 1.1 特性

AT-START-F437提供如下特点:

- 板载AT32F437ZMT7微控制器是一个带有FPU内核的ARM Cortex®-M4F, 32位处理器, 内建4023 K字节的闪存存储器, 默认384 K字节的SRAM, LQFP144封装
- 板载AT-Link接口:
  - 可用板载AT-Link-EZ来编程和调试。(AT-Link-EZ为AT-Link简易版, 不支持离线模式)
  - AT-Link-EZ若折下, 可与一个独立的AT-Link连接来编程和调试
- 板载20脚ARM标准JTAG接口(可连接JTAG或SWD连接器来编程和调试)
- 16 M字节SPI闪存EN25QH128A作为扩充的闪存存储器使用
- 供电方式:
  - AT-Link-EZ的USB总线
  - AT-START-F437的OTG1或OTG2总线( $V_{BUS1}$ 或 $V_{BUS2}$ )
  - 外部5 V电源(E5V)
  - 外部3.3 V电源
- 4个LED指示灯:
  - LED1(红)用于3.3 V上电指示
  - 3个用户LED灯, LED2(红), LED3(黄), 和LED4(绿), 用于应用指示
- 用户键和复位键按钮
- 8 MHz HEXT晶振
- 32.768 kHz LEXT晶振
- 为展示OTG1功能, 板载一个USB type A和一个micro-B的连接器
- OTG2提供micro-B连接器, (若要OTG2要工作于主机模式, 需额外连接OTG转接线)
- 为展示以太网功能, 板载以太网PHY带RJ45连接器
- 丰富的扩展接口, 可以快速连接成原型板, 并易于功能体验:
  - Arduino™ Uno R3扩展接口
  - LQFP144 I/O口扩展接口

## 1.2 名词简介

- **跳线JPx ON**  
跳线安装
- **跳线JPx OFF**  
跳线不安装
- **电阻Rx/排阻RPx ON**  
以焊锡或0Ω电阻/排阻连接短路
- **电阻Rx/排阻RPx OFF**  
连接开路

## 2 开始

### 2.1 启用

按照下面的顺序配置AT-START-F437板，开始启动应用：

1. 检查板上跳线位置：  
JP1选择GND或OFF（BOOT0为0，BOOT0在AT32F437ZMT7内自带下拉电阻）；  
JP2选择GND（BOOT1为0）；  
JP4选择USART1端。
2. 用一根USB线（Type A转micro-B）连接AT-Link-EZ到PC，通过USB连接器CN6给板子供电。  
LED1（红）恒亮，3个LED灯（LED2到LED4）开始轮流闪烁。
3. 按用户键（B2）后，3个LED灯闪烁频率改变。

### 2.2 支持 AT-START-F437 的开发工具链

- ARM® Keil®: MDK-ARM™
- IAR™: EWARM

### 3 硬件和布局

AT-START-F437是以LQFP144的AT32F437ZMT7微控制器为中心来设计的。

图1展示了AT-Link-EZ和AT-START-F437板上AT32F437ZMT7与其外设之间的连接（按钮、LED灯、USB OTG、以太网RJ45、SPI闪存、以及扩展接口）。

图2和图3展示了这些功能特点在AT-Link-EZ和AT-START-F437上的位置。

图 1. 硬件框图

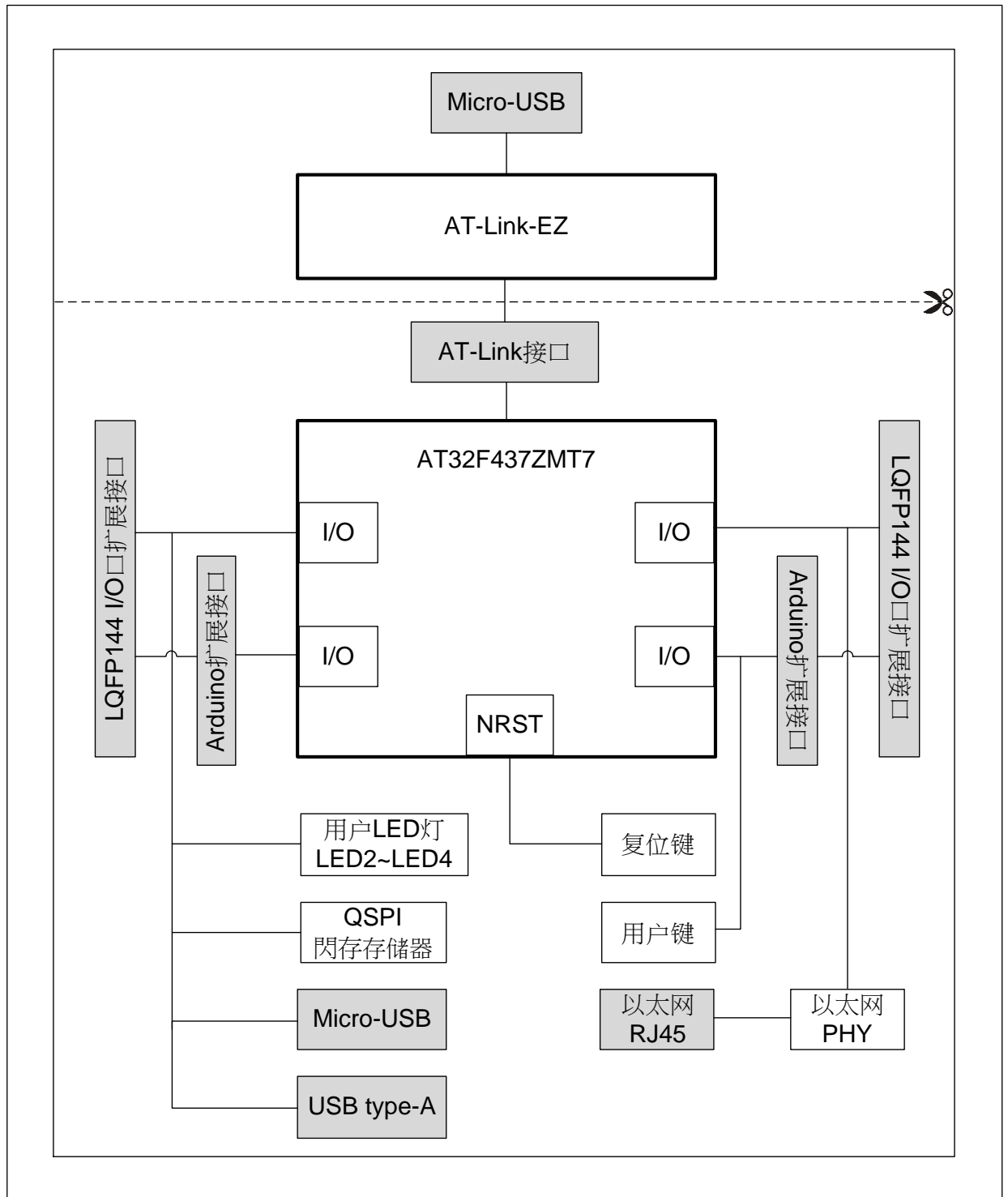


图 2. 顶层布局

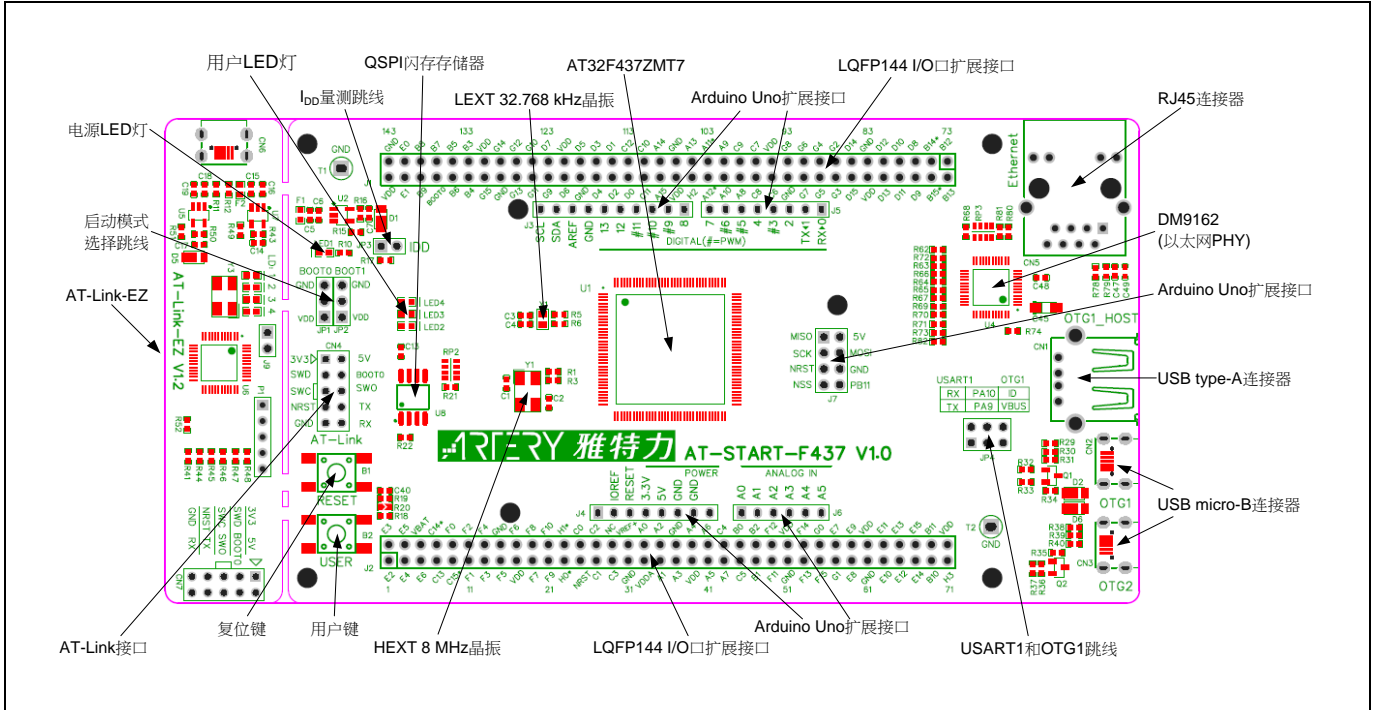
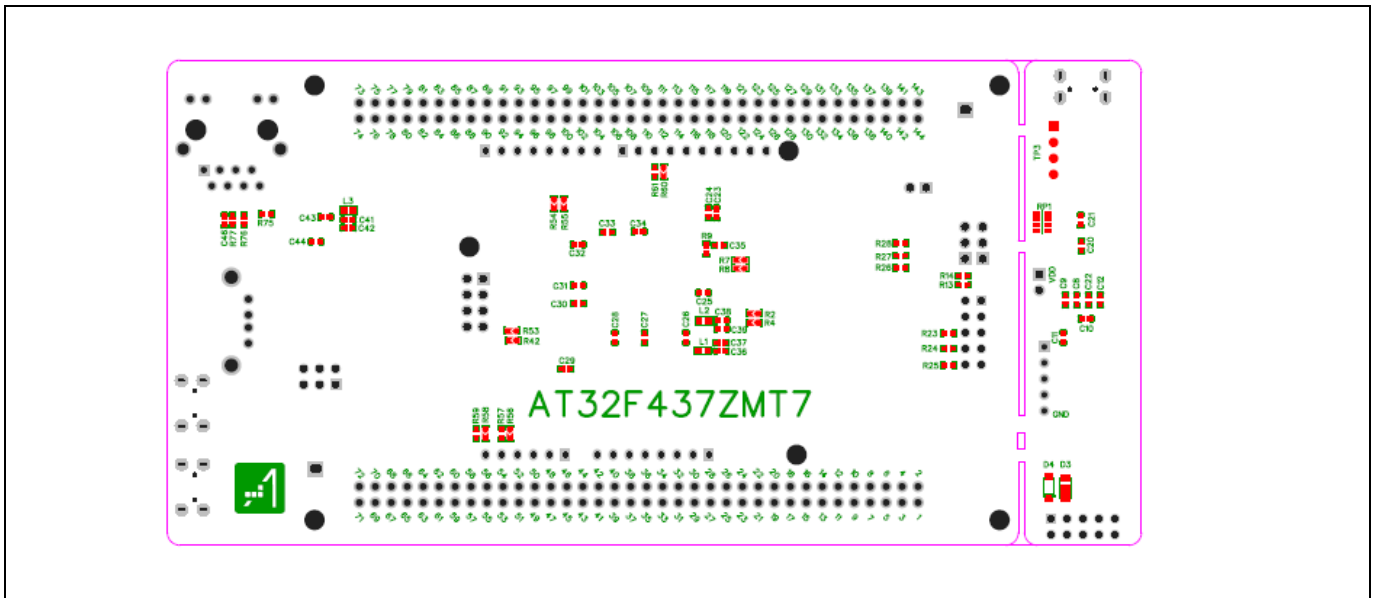


图 3. 底层布局





### 3.1 电源和电源选择

AT-START-F437的5 V电源可通过USB线来提供，（通过AT-Link-EZ上的USB连接器（CN6）或AT-START-F437上的USB连接器（CN2或CN3）皆可），或者通过一个外部的5 V电源（E5V）提供所需的5 V电源。这时5 V电源通过板上3.3 V电压调节器（U2）提供微控制器及外设所需的3.3 V电源。

J4或J7的引脚5V也可用作输入电源，AT-START-F437板子必须由一个5 V供电单元供电。

J4的引脚3.3V或J1和J2引脚VDD也可直接用作3.3 V输入电源，AT-START-F437板子必须由一个3.3 V供电单元供电。

*注意：* 除非5 V通过AT-Link-EZ上的USB接口（CN6）提供，否则通过其他供电方式AT-Link-EZ并不会被供电而无法使用。

当另一个应用板连接到J4，5V和3.3V可用作输出电源；J7引脚5V可用作5 V输出电源；J1和J2引脚VDD可用作3.3 V输出电源。

### 3.2 IDD

当跳线JP3 OFF（符号为IDD）配合R17 OFF，允许连接一个电流表来测量AT32F437ZMT7的功耗。

- **JP3 OFF, R13 ON**

AT32F437ZMT7上电。（出厂默认设置，JP3插头未上件。）

- **JP3 ON, R13 OFF**

AT32F437ZMT7上电。

- **JP3 OFF, R13 OFF**

必须连接一个电流表。如果没有电流表，那么AT32F437ZMT7不能被供电。

### 3.3 编程和调试：嵌入的 AT-Link-EZ

开发板上已集合雅特力AT-Link-EZ编程和调试工具，使用者即可对AT-START-F437板上的AT32F437ZMT7进行编程和调试。AT-Link-EZ支持SWD接口模式，SWO调试，并支持一组虚拟串口（VCP）与AT32F437ZMT7的USART1\_TX/USART1\_RX（PA9/PA10）对接。

关于AT-Link-EZ的操作、固件升级、和注意事项等详细信息，请参考[AT-Link用户手册](#)。

开发板上的AT-Link-EZ这部分的PCB可以折下，与AT-START-F437分离。此时AT-START-F437仍可通过CN4接口（出厂未上件）与AT-Link-EZ的CN7接口（出厂未上件）对接，或与另一支AT-Link对接，而实现继续对AT32F437ZMT7的编程和调试。

## 3.4 启动模式选择

在启动时，通过对启动引脚配置可以选择三种启动模式中的一种。

表 1. 启动模式选择跳线设置

跳线	引脚配置		设置
	BOOT1	BOOT0	
JP1 接 GND 端或 OFF JP2 任意选择或 OFF	X	0	从程序内部闪存存储器启动（出厂默认设置）
JP1 接 VDD 端 JP2 接 GND 端	0	1	从系统存储器启动
JP1 接 VDD 端 JP2 接 VDD 端	1	1	从内部 SRAM 启动

## 3.5 外部时钟源

### 3.5.1 HEXT 时钟源

有三种硬件方式设置外部高速时钟来源：

- **板上晶振（出厂默认设置）**  
板上提供一8 MHz晶振作为HSE时钟源使用。硬件设置必须为：R1和R3 ON，R2和R4 OFF。
- **来自PH0外灌**  
外部振荡从J2第23脚灌入。硬件设置必须为：R2 ON，R1和R3 OFF。若PH1使用作GPIO，R4 ON可与J2第24脚连接。
- **HSE不使用**  
PH0和PH1作为GPIO使用。硬件设置必须为：R14和R16 ON，R1和R15 OFF。

### 3.5.2 LEXT 时钟源

有三种硬件方式设置外部低速时钟来源：

- **板上晶振（出厂默认设置）**  
板上提供一32.768 kHz晶振作为LSE时钟源使用。硬件设置必须为：R5和R6 ON，R7和R8 OFF。
- **来自PC14外灌**  
外部振荡从J2第3脚灌入。硬件设置必须为：R7和R8 ON，R5和R6 OFF。
- **LSE不使用**  
PC14和PC15作为GPIO使用。硬件设置必须为：R7和R8 ON，R5和R6 OFF。

## 3.6 LED 灯

- **电源LED1**  
红色LED指示AT-SATRT-F437板子3.3 V已供电。
- **用户LED2**  
红色LED是连接到AT32F437ZMT7的PD13脚的用户LED。
- **用户LED3**  
黄色LED是连接到AT32F437ZMT7的PD14脚的用户LED。
- **用户LED4**  
绿色LED是连接到AT32F437ZMT7的PD15脚的用户LED。

## 3.7 按键

- **复位B1：复位键**  
连接到NRST，用于复位AT32F437ZMT7。
- **用户B2：用户键**  
出厂默认连接到AT32F437ZMT7的PA0，可复用为唤醒按键，（R19 ON，R21 OFF）；或连接到PC13，可复用为TAMPER-RTC按键，（R19 OFF，R21 ON）。

## 3.8 OTGFS 装置

AT-START-F437板通过USB micro-B接口（CN1）支持USB全速装置通信。V<sub>BUS</sub>可作为AT-START-F437板5 V的电源。

AT-START-F437板通过USB micro-B接口（CN2或CN3）支持OTGFS1和OTGFS2全速/低速主机或全速设备通信模式。当AT32F437ZMT7作为设备时，可透过USB micro-B线直接与主机连接，V<sub>BUS1</sub>或V<sub>BUS2</sub>可作为AT-START-F437板5V的电源输入；而作为主机时，需要外接一条USB OTG转接线对外连接设备，它通过PH3和PB10口控制SI2301开关来控制USB micro-B接口对设备的供电。

AT-START-F437板又另外扩展出USB type A接口（CN1），这个接口为OTGFS1主机接口，主要是为了便于接U盘等设备，不需要再通过USB OTG线转接。USB type A接口不带供电开关控制。

当AT32F437ZMT7的PA9或PA10用作OTGFS1\_VBUS或OTGFS1\_ID功能时，需要把JP4跳线选择OTG1端。此时PA9或PA10会连接至USB micro-B CN2接口，而与AT-Link接口（CN4）断开。

## 3.9 QSPI1 接口连接闪存存储器

板上带一SPI闪存EN25QH128A，透过QSPI1接口与AT32F437ZMT7连接，作为扩充的闪存存储器使用。

QSPI1接口使用PF6~10和PG6与闪存存储器连接，若这些GPIO用作其它用途，建议将RP2、R21、和R22 OFF后使用。

### 3.10 以太网

AT-START-F437板载一个以太网PHY联杰DM9162EP (U4) 和RJ45接口 (CN5, 内部带隔离变压器), 支持10/100 Mbps双速以太网通讯。

以太网PHY与AT32F437ZMT7出厂默认以RMII模式连接, 此时PHY所需25 MHz时钟由AT32F437ZMT7的CLKOUT (PA8) 引脚提供给PHY的XT1引脚, 而AT32F437ZMT7的RMII\_REF\_CLK (PA1) 引脚所需要的50 MHz时钟则由PHY的50MCLK引脚提供给。50MCLK引脚在上电时必须上拉。

为简化PCB设计, PHY没有另外外接闪存存储器来分配上电时的PHY地址[3:0], PHY地址[3:0]上电默认设置为0x3。上电后软件可透过操作PHY的SMI接口再重新指定PHY的地址。

关于AT32F437ZMT7的以太网MAC和DM9162的详细操作, 请参考其各自的技术手册和数据手册。

若不使用板上DM9162而使用LQFP144 I/O口扩展接口J1和J2连接其它以太网应用板, 请参考表2将AT32F437ZMT7和DM9162的连结将完全断开。

在评估AT32F437ZMT7其它功能而没有使用以太网口时, 建议PC8脚输出低电平将DM9162NP置于复位状态。

### 3.11 0Ω 电阻

表 2. 0Ω 电阻设置

电阻	状态 <sup>(1)</sup>	描述
R17 (微控制器功耗量测)	ON	JP3 OFF 时, 3.3 V 电源直通微控制器电源对微控制器供电
	OFF	JP3 OFF 时, 3.3 V 电源允许连接一个电流表来测量微控制器的功耗 (如果没有电流表, 那么微控制器不能被供电)
R9 (V <sub>BAT</sub> 电源)	ON	V <sub>BAT</sub> 连接到 VDD
	OFF	V <sub>BAT</sub> 可由 J2 的第 6 脚 VBAT 供电
R1, R2, R3, R4 (HEXT)	ON, OFF, ON, OFF	HEXT 时钟源使用板上晶振 Y1
	OFF, ON, OFF, OFF	HEXT 时钟源来自 PH0 外灌, PH1 不使用
	OFF, ON, OFF, ON	HEXT 时钟源来自 PH0 外灌, PH1 作 GPIO 用; 或 PH0, PH1 作 GPIO 用
R5, R6, R7, R8 (LEXT)	ON, ON, OFF, OFF	LEXT 时钟源使用板上晶振 X1
	OFF, OFF, ON, ON	LEXT 时钟源来自 PC14 外灌; 或 PC14, PC15 作 GPIO 用
R19, R21 (用户键 B2)	ON, OFF	用户键 B2 连接到 PA0
	OFF, ON	用户键 B2 连接到 PC13
R54, R55 (PA11, PA12)	OFF, OFF	PA11, PA12 用作 OTGFS1 时, 与 J1 第 31, 32 脚不相连
	ON, ON	PA11, PA12 不用作 OTGFS1 时, 可与 J1 第 31, 32 脚相连
R42, R53 (PA11, PA12)	OFF, OFF	PB14, PB15 用作 OTGFS2 时, 与 J1 第 3, 4 脚不相连
	ON, ON	PB14, PB15 不用作 OTGFS2 时, 可与 J1 第 3, 4 脚相连
RP3, R62~R65, R69~R71, R73 (以太网 PHY DM9162)	全部 ON	AT32F437ZMT7 的以太网 MAC 以 RMII 模式与 DM9162 连接
	全部 OFF	AT32F437ZMT7 的以太网 MAC 与 DM9162 断开 (此时更合适使用 AT-START-F435 入门板)
R56, R57, R58, R59 (Arduino™ A4, A5)	OFF, ON, OFF, ON	Arduino™ A4, A5 连接到 ADC123_IN11, ADC123_IN10
	ON, OFF, ON, OFF	Arduino™ A4, A5 连接到 I2C1_SDA, I2C1_SCL

电阻	状态 <sup>(1)</sup>	描述
R60, R61 (Arduino™ D10)	<b>OFF, ON</b>	Arduino™ D10 连接到 SPI1_CS
	ON, OFF	Arduino™ D10 连接到 PWM (TMR4_CH1)

(1) 出厂默认Rx, RPx状态用**粗体**显示。

## 3.12 扩展接口

### 3.12.1 Arduino™ Uno R3 扩展接口

母插头J3~J6和公插头J7支持标准Arduino™ Uno R3连接器。大部分根据Arduino™ Uno R3设计的功能模块上板都适用于AT-START-F437。

*注：* AT32F437ZMT7的I/O口与Arduino™ Uno R3为3.3 V相容，但5 V不相容。

表 3. Arduino™ Uno R3 扩展接口引脚定义

连接器	引脚号	Arduino 引脚名称	AT32F437 引脚名称	功能
J4 (电源)	1	NC	-	-
	2	IOREF	-	3.3 V 参考
	3	RESET	NRST	外部复位
	4	3.3V	-	3.3 V 输入/输出
	5	5V	-	5 V 输入/输出
	6	GND	-	地
	7	GND	-	地
	8	-	-	-
J6 (模拟输入)	1	A0	PA0	ADC123_IN0
	2	A1	PA1	ADC123_IN1
	3	A2	PA4	ADC12_IN4
	4	A3	PB0	ADC12_IN8
	5	A4	PC1 或 PB9 <sup>(1)</sup>	ADC123_IN11 或 I2C1_SDA
	6	A5	PC0 或 PB8 <sup>(1)</sup>	ADC123_IN10 或 I2C1_SCL
J5 (逻辑输入/输出 低字节)	1	D0	PA3	USART2_RX
	2	D1	PA2	USART2_TX
	3	D2	PA10	-
	4	D3	PB3	TMR2_CH2
	5	D4	PB5	-
	6	D5	PB4	TMR3_CH1
	7	D6	PB10	TMR2_CH3
	8	D7	PA8 <sup>(2)</sup>	-

连接器	引脚号	Arduino 引脚名称	AT32F437 引脚名称	功能
J3 (逻辑输入/输出 高字节)	1	D8	PA9	-
	2	D9	PC7	TMR3_CH2
	3	D10	PA15 或 PB6 <sup>(1)</sup>	SPI1_CS 或 TMR4_CH1
	4	D11	PA7	TMR3_CH2 / SPI1_MOSI
	5	D12	PA6	SPI1_MISO
	6	D13	PA5	SPI1_SCK
	7	GND	-	地
	8	AREF	-	V <sub>REF+</sub> 输出
	9	SDA	PB9	I2C1_SDA
	10	SCL	PB8	I2C1_SCL
J7 (其他)	1	MISO	PB14	SPI2_MISO
	2	5V	-	5 V 输入/输出
	3	SCK	PB13	SPI2_SCK
	4	MOSI	PB15	SPI2_MOSI
	5	RESET	NRST	外部复位
	6	GND	-	地
	7	NSS	PB12	SPI2_CS
	8	PB11	PB11	-

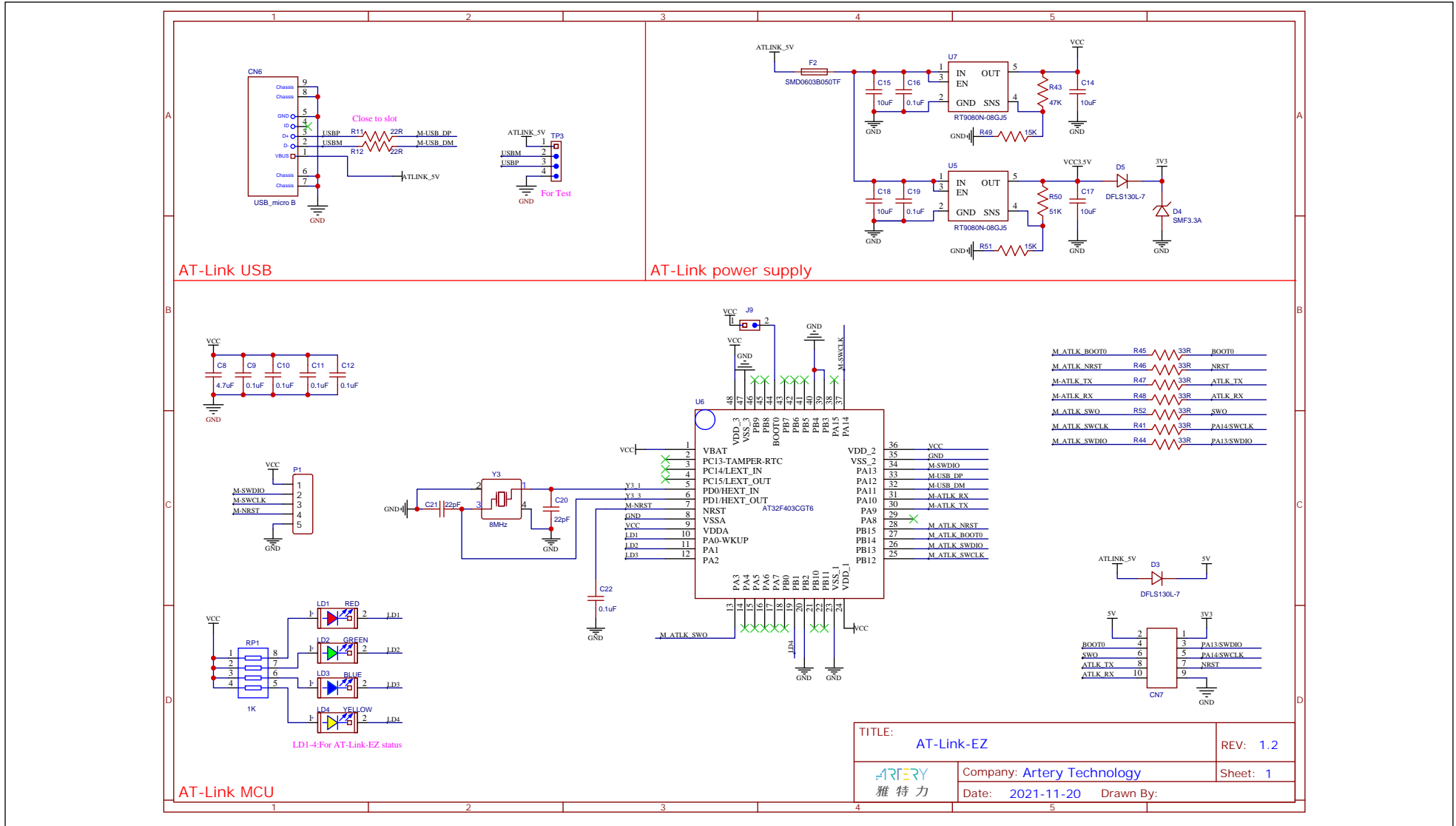
(1) 0Ω电阻设置见表2。

### 3.12.2 LQFP144 I/O 口扩展接口

扩展接口J1和J2可以连接AT-START-F437微控制器的I/O口到外部器件。AT32F437ZMT7的所有I/O口在这些扩展接口上都是可用的。J1和J2也可以用示波器、逻辑分析仪或电压表来测量。

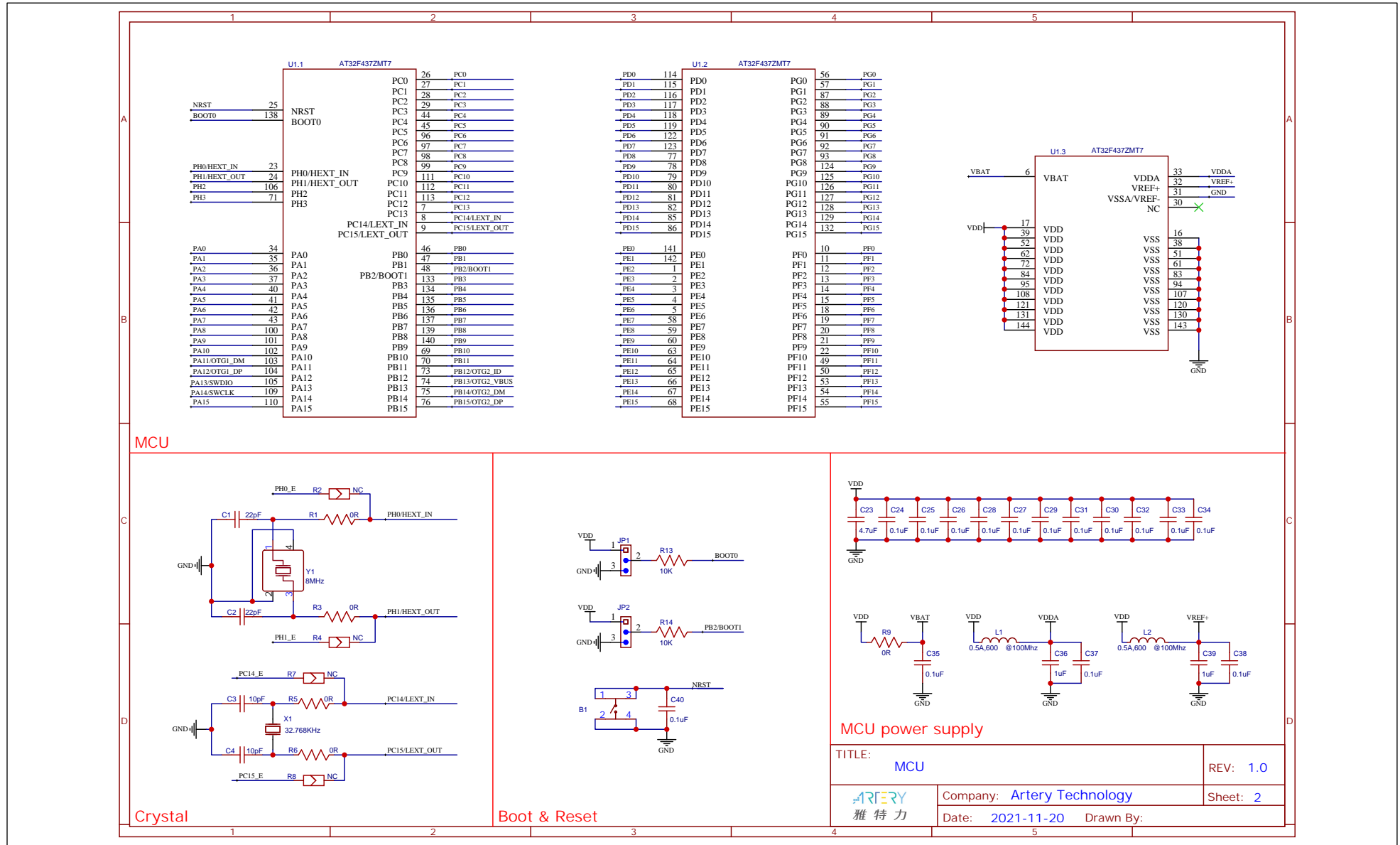
4 原理图

图 4. 原理图 (AT-Link-EZ)



TITLE: AT-Link-EZ		REV: 1.2
ARTERY 雅特力	Company: Artery Technology	Sheet: 1
Date: 2021-11-20		Drawn By:

图 5. 原理图 (微控制器)





## 图 6. 原理图 (电源和外设)

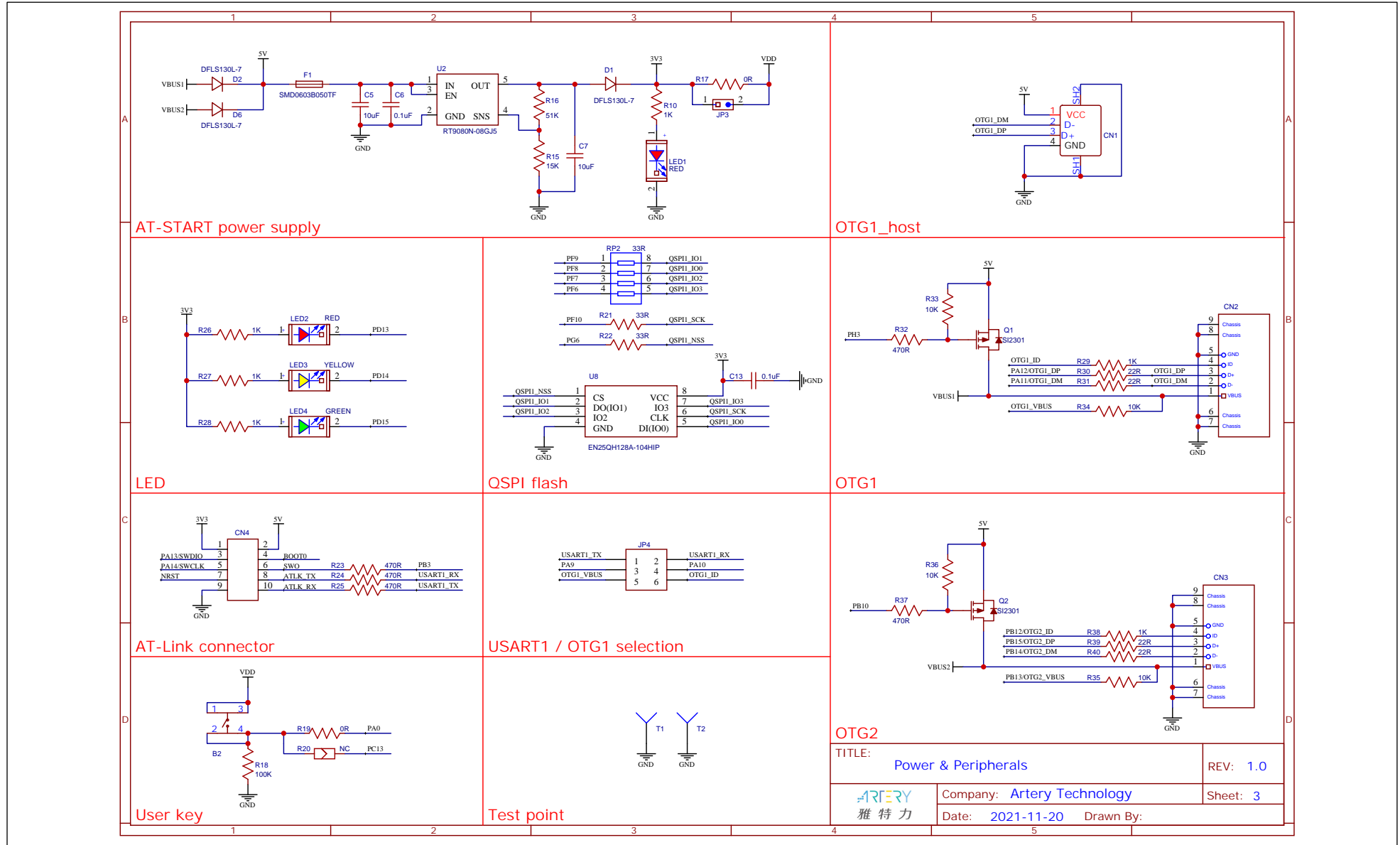


图 7. 原理图 (扩展接口)

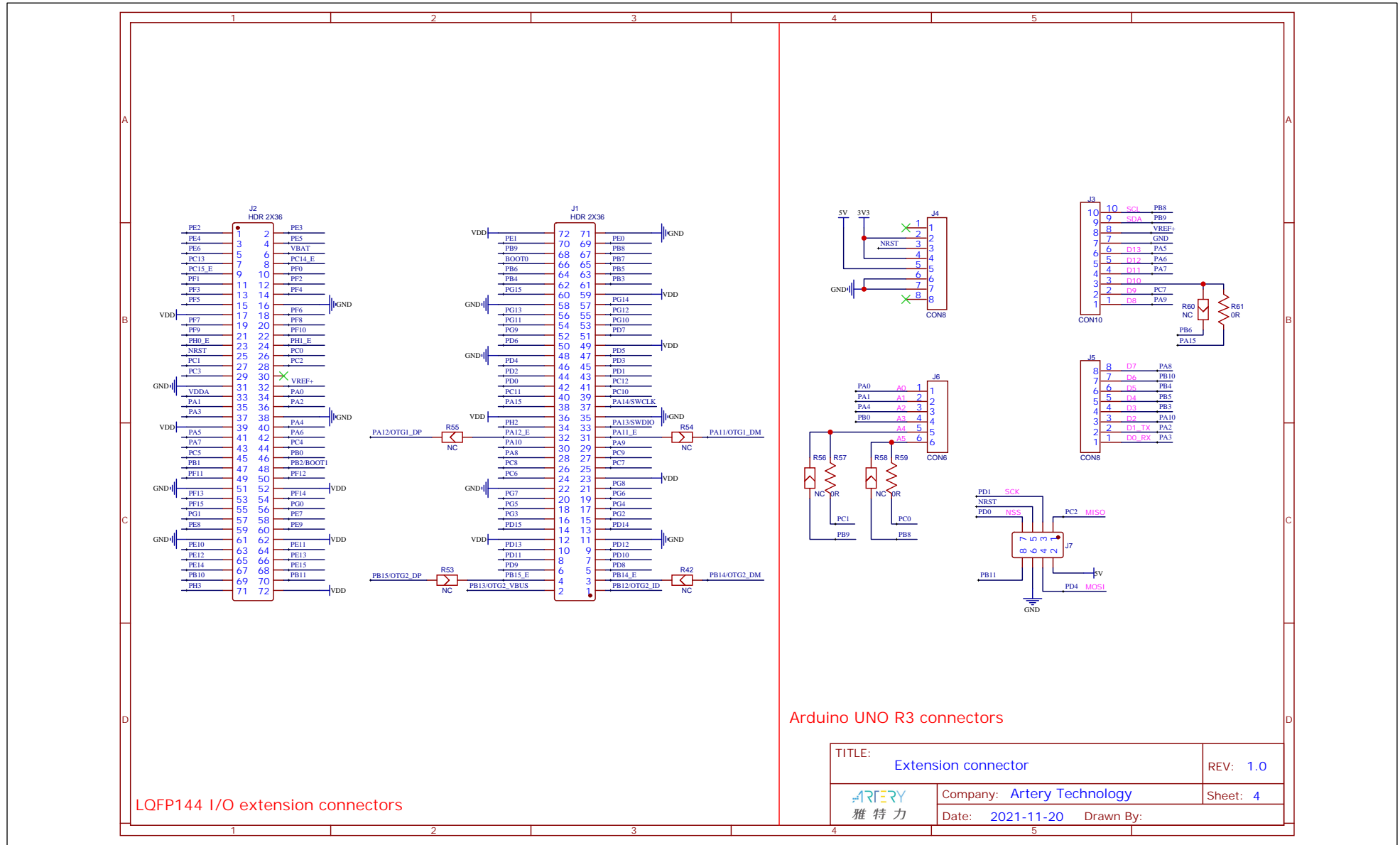
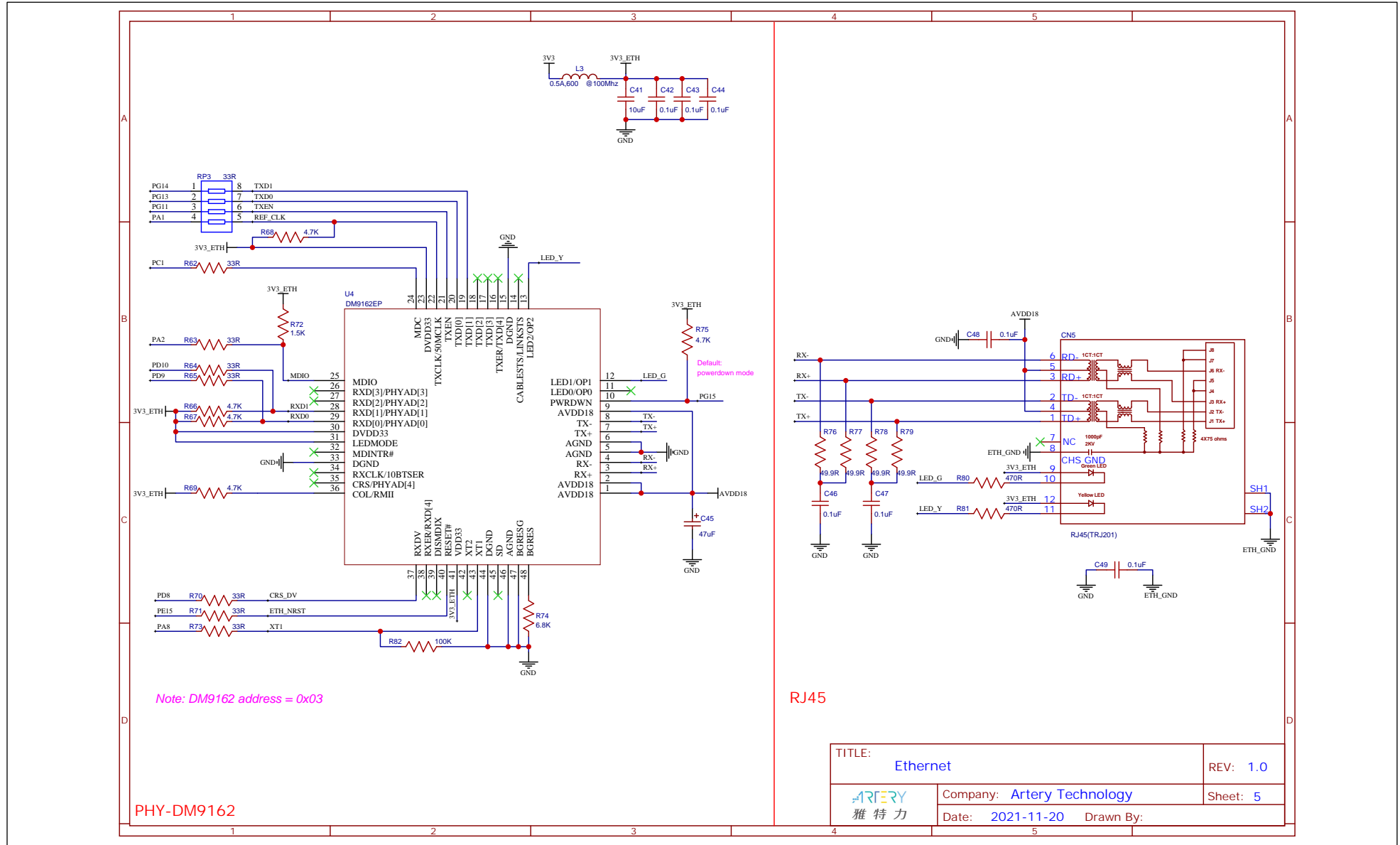


图 8. 原理图 (以太网 PHY 和 RJ45 连接器)



## 5 版本历史

表 4. 文档版本历史

日期	版本	变更
2021.11.20	1.00	最初版本

#### 重要通知 - 请仔细阅读

买方自行负责对本文所述雅特力产品和服务的选择和使用，雅特力概不承担与选择或使用本文所述雅特力产品和服务相关的任何责任。

无论之前是否有过任何形式的表示，本文档不以任何方式对任何知识产权进行任何明示或默示的授权或许可。如果本文档任何部分涉及任何第三方产品或服务，不应被视为雅特力授权使用此类第三方产品或服务，或许可其中的任何知识产权，或者被视为涉及以任何方式使用任何此类第三方产品或服务或其中任何知识产权的保证。

除非在雅特力的销售条款中另有说明，否则，雅特力对雅特力产品的使用和/或销售不做任何明示或默示的保证，包括但不限于有关适销性、适合特定用途（及其依据任何司法管辖区的法律的对应情况），或侵犯任何专利、版权或其他知识产权的默示保证。

雅特力产品并非设计或专门用于下列用途的产品：(A) 对安全性有特别要求的应用，如：生命支持、主动植入设备或对产品功能安全有要求的系统；(B) 航空应用；(C) 汽车应用或汽车环境；(D) 航天应用或航天环境，且/或(E) 武器。因雅特力产品不是为前述应用设计的，而采购商擅自将其用于前述应用，即使采购商向雅特力发出了书面通知，风险由购买者单独承担，并且独力负责在此类相关使用中满足所有法律和法规要求。

经销的雅特力产品如有不同于本文档中提出的声明和/或技术特点的规定，将立即导致雅特力针对本文所述雅特力产品或服务授予的任何保证失效，并且不应以任何形式造成或扩大雅特力的任何责任。

© 2021 雅特力科技 保留所有权利